UNIVERSIDADE FEDERAL DE SANTA MARIA-UFSM
FUNDAÇÃO DE APOIO À TECNOLOGIA E CIÊNCIA

EDITAL DE PROCESSO SELETIVO PÚBLICO N° 2017/6070018-01

INSCRIÇÕES PARA SELEÇÃO DE
Projetista CI-1, Projetista CI-2, Projetista de Leiaute de Circuito Integrado, Projetista CI-3, Projetista CI-4, Projetista CI-5, Gerente Geral de CI (MICROELETRÔNICA)

A FUNDAÇÃO DE APOIO À TECNOLOGIA E CIÊNCIA torna pública a abertura de inscrições para o Processo Seletivo Público, sob o regime celetista, para contratação de profissionais da área de Engenharia Elétrica, Engenharia Eletrônica, Engenharia da Computação e Ciência da Computação, com experiência em projeto de circuitos integrados digitais na **área de Circuitos Integrados Tolerantes a Radiação (microeletrônica)**, abaixo relacionados, pelo prazo indeterminado, nas condições estabelecidas no presente Edital, com base nos princípios do artigo 37, inciso IX, da Constituição Federal.

I. Dos cargos, pré-requisitos e carga horária semanal.

Cód.	Vagas	Cargo	Requisito de qualificação	CH(h)/ sem	Duração (meses)
01	01	**Projetista CI-1 (PCI-1)**	**Graduação em Engenharia Eletrônica**	40	01
02	03	**Projetista CI-2 (PCI-2)**	**Engenharia Elétrica OU Ciência da Computação**	40	01
03	01	**Projetista de Leiaute de Circuito Integrado (PLCI)**	**Graduação em Ciência da Computação**	40	05
04	01	**Projetista CI-3 (PCI-3)**	**Graduação em Engenharia da Computação**	40	05

05	01	**Projetista CI-4 (PCI-4)**	**Graduação em Engenharia da Computação e mestrado em Computação/Informática**	40	05
06	01	**Projetista CI-5 (PCI-5)**	**Graduação em Engenharia da Computação**	40	05
07	01	**Gerente Geral de CI (GGCI)**	**Graduação em Engenharia Eletrônica e mestrado em Engenharia Elétrica com experiência mínima de 14 (quatorze) anos após formação na graduação em: - atividades de pesquisa e desenvolvimento e/ou coordenação de atividades de gestão e planejamento na área de eletrônica**	40	05

Tabela 1

Qualificações Adicionais:

Cargo	Qualificações Adicionais
Projetista CI-1 (PCI-1)	- Ter atuação no desenvolvimento de Circuito Integrado Tolerante à Radiação em projeto financiado por Órgão de Fomento; - Ter realizado o Curso de Formação de projetistas do Programa CI-Brasil; - Experiência comprovada em projeto de CIs digitais; - Conhecimento de linguagem VHDL e Verilog
Projetista CI-2 (PCI-2)	- Ter atuação no desenvolvimento de Circuito Integrado Tolerante à Radiação em projeto financiado por Órgão de Fomento; - Ter realizado o Curso de Formação de projetistas do Programa CI-Brasil; - Experiência comprovada em projeto de CIs digitais (mais de 5 anos); - Conhecimento e experiência de linguagem VHDL e Verilog.
Projetista de Leiaute de Circuito Integrado (PLCI)	- Ter atuação no desenvolvimento de Circuito Integrado Tolerante à Radiação em projeto financiado por Órgão de Fomento; - Conhecimento comprovado em leiaute de projeto de circuitos integrados digitais (no mínimo 04 anos); - Conhecimento de linguagem VHDL e Verilog; - Ter realizado o Curso de Formação de Projetistas do CI-Brasil
Projetista CI-3 (PCI-3)	- Ter atuação no desenvolvimento de Circuito Integrado Tolerante à Radiação em projeto financiado por Órgão de Fomento; - Conhecimento em codificação e teste de projeto de circuitos integrados digitais; - Experiência na implementação de protocolos de comunicação em FPGA e ASIC; - Conhecimento de linguagem VHDL e Verilog

Projetista CI-4 (PCI-4)	- Ter atuação no desenvolvimento de Circuito Integrado Tolerante à Radiação em projeto financiado por Órgão de Fomento; - Ter realizado o Curso de Formação de projetistas do Programa CI-Brasil; - Experiência comprovada em projeto de CIs digitais (mais de 5 anos); - Conhecimento e experiência de linguagem VHDL e Verilog.
Projetista CI-5 (PCI-5)	- Ter atuação no desenvolvimento de Circuito Integrado Tolerante à Radiação em projeto financiado por Órgão de Fomento; - Experiência comprovada em projeto de CIs digitais; - Conhecimento e experiência de linguagem VHDL e Verilog.
Gerente Geral de CI (GGCI)	- Ter atuação no desenvolvimento de Circuito Integrado Tolerante à Radiação em projeto financiado por Órgão de Fomento; - Experiência comprovada em projeto de CIs digitais (mais de 5 anos); - Conhecimento e experiência de linguagem VHDL e Verilog. - Experiência na gestão de projetos tecnológicos

Tabela 2

II. Da remuneração

Código	**Carga horária** (Semanal)	**Vencimentos totais brutos (R$)** (Salário + Adicionais)
01	40 h	3.000,00
02	40 h	2.500,00
03	40 h	3.000,00
04	40 h	3.000,00
05	40 h	3.700,00
06	40 h	3.000,00
07	40 h	6.000,00

Tabela 3

III. Da duração

Conforme Plano de Trabalho do Contrato 191/2016, o qual será por tempo DETERMINADO, conforme indicado ao lado de cada função na **Tabela** 1 - I. **Dos cargos, pré-requisitos e carga horária semanal**, a partir de janeiro de 2017.

IV. Dos requisitos

- Ter nacionalidade brasileira e, no caso de nacionalidade portuguesa, estar amparado pelo estatuto de igualdade entre brasileiros e portugueses, com reconhecimento do gozo dos direitos políticos, na forma do disposto no art. 13 do Decreto n70. 436, de 18 de abril de 1972;
- Se caso Estrangeiro, ter visto para trabalho no Brasil vigente durante todo período do contrato;

• Haver cumprido as obrigações com o Serviço Militar, para os candidatos do sexo masculino brasileiro;

• Ter idade mínima de 18 (dezoito) anos completos no ato da inscrição para o processo seletivo;

• Não registrar antecedentes criminais ou, no caso destes, ter cumprido integralmente as penas cominadas;

• Atender aos requisitos associados à especialidade descritos neste edital;

• Não ter sido, nos últimos cinco anos, na forma da legislação vigente, responsável por atos julgados irregulares por decisão definitiva do Tribunal de Contas da União, do Tribunal de Contas de Estado, do Distrito Federal ou de Município, ou, ainda, do Conselho de Contas do Município; punido, em decisão da qual não caiba recurso administrativo, em processo disciplinar, por ato lesivo ao patrimônio público de qualquer esfera do governo; condenado em processo criminal por prática de crimes contra a Administração Pública, capitulados nos títulos II e XI da Parte Especial do Código Penal Brasileiro, na Lei nº 7.492, de 16/06/86 e na Lei nº 8.429, de 02/06/92;

V. Das inscrições

• Os currículos serão recebidas no período de **06 de janeiro de 2017** a **16 de janeiro de 2017** pelo e-mail: **andrei.legg@gmail.com**

I- *curriculum vitae* resumido, com respectivas cópias de diplomas de graduação e/ou mestrado quando pertinente e de produção na área do concurso.

• Não serão aceitos os currículos por qualquer outro meio que não o por email;

• As informações prestadas no *curriculum vitae* são de inteira responsabilidade do candidato, cabendo à Comissão do Processo Seletivo o direito de exclusão daquele que preenchê-la com dados incorretos ou rasurados, bem como daquele que prestar informações inverídicas, ainda que o fato seja constatado posteriormente.

• Os candidatos deverão participar de todas as etapas do processo seletivo.

VI. Do processo seletivo:

• O processo seletivo constará de 2 (duas) etapas, a saber:

(1ª) PROVA ESCRITA, de caráter eliminatório - valor 60%

(2º) ENTREVISTA E ANALISE DO CURRÍCULO, de caráter classificatório - valor de 40%.

• A prova escrita, de caráter objetivo (questões fechadas) versará sobre as seguintes áreas gerais:

1. Conceitos Básicos sobre Portas Logicas CMOS
2. Projeto de Circuitos Integrados Digitais

• A prova escrita será realizada no dia **17 de janeiro de 2017** às 14:00hs, na Sala 285 do Anexo ao CT, Prédio 07 (Campus UFSM) e terá duração máxima de 2 (duas) horas;

• As entrevistas serão realizada no dia **18 de janeiro de 2017** às 09:00hs, na Sala 275 do Anexo ao CT, Prédio 07 (Campus UFSM) e terão a duração máxima de 15 (quinze) minutos cada;

- Somente será selecionado para etapa classificatória o candidato que obtiver 50% ou mais dos acertos na prova escrita;

- A classificação será por percentual de pontuação dos critérios de avaliação, por ordem decrescente;

- A relação dos selecionados e classificação será divulgada no mural de entrada do prédio da FATEC, a partir do dia **19/01/2017**.

VII. Dos recursos:

- Os candidatos podem, no prazo de 1 dia após a divulgação, ter vistas do resultado das provas no mesmo local da inscrição;
- Durante o prazo de vistas, os candidatos podem requerer revisão ao Coordenador da Comissão do Concurso;
- Os pedidos de revisão em grau de recurso devem ser devidamente justificados e encaminhados ao Coordenador da Comissão do Concurso, que deve remetê-los à Comissão Examinadora para apreciação num prazo máximo de 3 dias;

VIII. Da contratação.

- A convocação para preenchimento dos empregos será realizada através de telefone de contato, indicado na ficha de inscrição;

- A convocação dos classificados será imediata, após a divulgação dos resultados;

- O candidato classificado deverá se apresentar no dia, local e horário predeterminado, para reunião e preenchimento do contrato de trabalho, sob pena de exclusão do processo;

- No ato da contratação, serão solicitados comprovantes originais ou cópia autenticada dos requisitos contidos neste edital. O candidato que não apresenta-los, será automaticamente eliminado da contratação e a vaga passará para o próximo candidato selecionado;

- O candidato ao aceitar o emprego oferecido, será encaminhado a exame médico admissional, de caráter eliminatório, para avaliação de sua saúde física e mental.

- O resultado dos exames médicos será apresentado juntamente com os documentos de admissão à FATEC (no campus da UFSM);

- Os candidatos que não apresentarem condições físicas e mentais estarão excluídos da contratação;

- O candidato deverá iniciar suas atividades no local de trabalho no primeiro dia útil subsequente a contratação;

- O não cumprimento dos prazos estabelecidos pelo Setor de registro da FATECIENS implicará a perda dos direitos legais decorrentes do Processo Seletivo;

- Para efeito de comprovação, só serão válidos os diplomas registrados no órgão competente.

IX. DAS AÇÕES AFIRMATIVAS

• Serão admitidos à concorrência, para cumprimento do disposto no art. 93 da Lei 8.213, candidatos portadores de deficiências físicas que não os tornem inaptos ao exercício pleno das atividades pertinentes aos empregos oferecidos.

• Os candidatos que desejarem concorrer sob tal condição deverão informá-lo no ato da inscrição, bem como apresentar laudo médico que comprove a compatibilidade com o exercício do emprego pretendido. Tal compatibilidade será aferida por junta médica da UFSM a qualquer tempo, em caso de dúvida.

• A concorrência dar-se-á em condições de igualdade, com eventual desempate a favor do candidato portador de deficiência.

X. Das disposições finais

- O Processo Seletivo é sob regime celetista (CLT);
- Os itens deste edital poderão sofrer eventuais atualizações ou retificações enquanto não consumada a providência ou evento que lhe disser respeito, circunstância que será mencionado em edital ou comunicado a ser publicado no site www.fateciens.org.br;
- Não será fornecido, ao candidato, qualquer documento comprobatório de classificação no Processo Seletivo, valendo, para esse fim, as listagens divulgadas no site www.fateciens.org.br;
- Todas as convocações, avisos e resultados oficiais, referentes a realização deste Processo Seletivo, serão publicados no site www.fateciens.org.br;
- Toda menção a horário neste edital e em outros atos dele decorrentes terá como referencia o horário de Brasília.
- A FATECIENS não se responsabiliza por eventuais prejuízos ao candidato decorrentes de:
  - Endereço não atualizado;
  - Endereço de difícil acesso;
  - Correspondência devolvida por qualquer motivo descrito pelos correios;
  - Correspondência recebida por terceiros;

Este edital entra em vigor a partir da data de publicação (modelo resumido) em Jornal de circulação nesta cidade.

Santa Maria, 06 de janeiro de 2017.

_____

Jaqueline Giacomelli da Silveira

3Presidente Substituta da Comissão de Licitações

FATEC

ANEXO A

Critérios para Entrevista

Valor da Entrevista – 20 %

CRITÉRIOS	**NOTA**
1. Interesse e motivação para o trabalho	25%
2. Adequação do perfil do candidato às atividades do trabalho	25%
4. Objetivos e perspectiva do candidato	25%
5. Avaliação geral	25%
TOTAL OBTIDO	100%

ANEXO B

Critérios da Análise de Curriculum Vitae

Valor do Curriculum Vitae – 20 %

Formação Acadêmica em Engenharia Eletrônica OU Engenharia da Computação OU Ciência da Computação OU Engenharia Elétrica (40%)	Doutorado	100%
	Mestrado	90%
	Especialização	85%
	Graduação	80%
Publicação de artigos em revistas indexadas na área de Engenharia Eletrônica (10%)	Qualis A1	1,0%/publicação
	Qualis A2	0,5%/publicação
	Qualis B1	0,3%/publicação
	Qualis B2	0,2%/publicação
Atividades de pesquisa e desenvolvimento na coordenação de atividades de gestão e planejamento na área de eletrônica (30%)	0 a 14 anos	50%
	14 anos a 20 anos	80%
	20 anos e um dia a 25 anos	85%
	25 anos e um dia a 30 anos	90%
	Mais de 30 anos	100%
Patentes Tecnológicas (20%)	Encaminhadas	2,0%/patente
	Concedidas	3,0%/patente