UNIVERSIDADE FEDERAL DE SANTA MARIA-UFSM
FUNDAÇÃO DE APOIO À TECNOLOGIA E CIÊNCIA

EDITAL DE PROCESSO SELETIVO PÚBLICO N°2013/3070061 -03

INSCRIÇÕES PARA SELEÇÃO DE
Projetista de Circuitos Integrados Digitais I (codificação)
Projetista de Circuitos Integrados Digitais II (verificação)
Projetista de Circuitos Integrados Digitais III (leiautista)
Projetista de Circuitos Integrados Digitais IV (codificação e teste)
Projetista de Circuitos Integrados Analógicos I
Líder de Verificação de Projeto de Circuitos Digitais
Líder de Projeto de Circuitos Analógicos
Gerente de Projeto de Microcontroladores
Auxiliar de Pesquisa I
(MICROELETRÔNICA)

A FUNDAÇÃO DE APOIO À TECNOLOGIA E CIÊNCIA torna pública a abertura de inscrições para o Processo Seletivo Público, sob o regime celetista, para **contratação de profissionais da área de Engenharia Elétrica, Engenharia Eletrônica, Engenharia da Computação e Ciência da Computação, com experiência em projeto de circuitos integrados digitais, analógicos e gerencia de ferramentas de CAD para microeletrônica**, abaixo relacionados, pelo prazo indeterminado, nas condições estabelecidas no presente Edital, com base nos princípios do artigo 37, inciso IX, da Constituição Federal.

I. Dos cargos, pré-requisitos e carga horária semanal.

Cód.	Vagas	Cargo	Requisito de qualificação	CH (h)
01	01	**Projetista de Circuitos Integrados Digitais I (codificação)**	**Graduação em Engenharia Eletrônica**	15
02	03	**Projetista de Circuitos Integrados Digitais II (verificação)**	**Graduação em Engenharia da Computação ou Ciência da Computação**	15
03	01	**Projetista de Circuitos Integrados Digitais III (leiautista)**	**Graduação em Ciência da Computação**	15

04	01	**Projetista de Circuitos Integrados Digitais IV (codificação e teste)**	**Graduação em Engenharia Elétrica**	40
05	02	**Projetista de Circuitos Integrados Analógicos I**	**Graduação em Engenharia Elétrica ou Engenharia Eletrônica ou Ciência da Computação**	15
06	01	**Líder de Verificação de Projeto de Circuitos Digitais**	**Graduação em Engenharia Eletrônica**	20
07	01	**Líder de Projeto de Circuitos Analógicos**	**Graduação em Engenharia Eletrônica e mestrado em microeletrônica**	20
08	01	**Gerente de Projeto de Microcontroladores**	**Graduação em Ciência da Computação e mestrado em ciência da computação na área de microeletrônica**	40
09	02	**Auxiliar de Pesquisa I**	**Graduação em Engenharia da Computação ou Ciência da Computação**	15

Qualificações Adicionais:

Cargo	Qualificações Adicionais
Projetista de Circuitos Integrados Digitais I	- Conhecimento comprovado em codificação de projeto de circuitos integrados digitais;

(codificação)	- Conhecimento de linguagem VHDL e Verilog
Projetista de Circuitos Integrados Digitais II (verificação)	- Conhecimento comprovado em verificação de projeto de circuitos integrados digitais; - Conhecimento de linguagem VHDL e Verilog
Projetista de Circuitos Integrados Digitais III (leiautista)	- Conhecimento comprovado em leiaute de projeto de circuitos integrados digitais; - Conhecimento de linguagem VDLH e Verilog; - Ter realizado a etapa 1 do Curso de Formação de Projetistas do CI-Brasil
Projetista de Circuitos Integrados Digitais IV (codificação e teste)	- Conhecimento comprovado em codificação e teste de projeto de circuitos integrados digitais; - Experiência na implementação de protocolos de comunicação em FPGA e ASIC; - Conhecimento de linguagem VHDL e Verilog
Projetista de Circuitos Integrados Analógicos I	- Conhecimento comprovado em projeto de circuitos integrados analógicos
Líder de Verificação de Projeto de Circuitos Digitais	- Ter realizado o curso de formação de projetistas do Programa CI-Brasil; - Experiência comprovada em projeto de CIs digitais; - Conhecimento de linguagem VHDL e Verilog
Líder de Projeto de Circuitos Analógicos	- Ter realizado o curso de formação de projetistas do Programa CI-Brasil; - Experiência comprovada em projeto de CIs analógicos
Gerente de Projeto de Microcontroladores	- Experiência na codificação de projeto de circuitos integrados digitais; - Experiência na implementação de protocolos de comunicação em FPGA e ASIC; - Conhecimento de linguagem VHDL e Verilog - Experiência na liderança de equipe de projeto de CIs
Auxiliar de Pesquisa I	- Experiência no desenvolvimento do teste de produto e aplicação; - Conhecimento de linguagem VHDL e Verilog

II. Da remuneração

Código	**Carga horária** (Semanal)	**Vencimentos totais brutos (R$)** (Salário + Adicionais)
01	15 h	1.500,00
02	15 h	1.500,00
03	15 h	1.500,00
04	40 h	4.500,00
05	15 h	1.500,00
06	20 h	2.200,00
07	20 h	2.200,00
08	40h	6.181,00
09	15 h	702,00

III. Da duração

Conforme Plano de Trabalho do Convênio, 01.13.0094.00, o contrato de trabalho será por período indeterminado, a partir de agosto de 2013.

IV. Dos requisitos

- Ter nacionalidade brasileira e, no caso de nacionalidade portuguesa, estar amparado pelo estatuto de igualdade entre brasileiros e portugueses, com reconhecimento do gozo dos direitos políticos, na forma do disposto no art. 13 do Decreto n70. 436, de 18 de abril de 1972;
- Se caso Estrangeiro, ter visto para trabalho no Brasil vigente durante todo período do contrato;
- Haver cumprido as obrigações com o Serviço Militar, para os candidatos do sexo masculino brasileiro;
- Ter idade mínima de 18 (dezoito) anos completos no ato da inscrição para o processo seletivo;
- Não registrar antecedentes criminais ou, no caso destes, ter cumprido integralmente as penas cominadas;
- Atender aos requisitos associados à especialidade descritos neste edital;
- Não ter sido, nos últimos cinco anos, na forma da legislação vigente, responsável por atos julgados irregulares por decisão definitiva do Tribunal de Contas da União, do Tribunal de Contas de Estado, do Distrito Federal ou de Município, ou, ainda, do Conselho de Contas do Município; punido, em decisão da qual não caiba recurso administrativo, em processo disciplinar, por ato lesivo ao patrimônio público de qualquer esfera do governo; condenado em processo criminal por prática de crimes contra a Administração Pública, capitulados nos títulos II e XI da Parte Especial do Código Penal Brasileiro, na Lei nº 7.492, de 16/06/86 e na Lei nº 8.429, de 02/06/92;

V. Das inscrições

- Os currículos serão recebidas no período de **27 de novembro de 2013** a **01 de dezembroo de 2013** pelo email: **batista@inf.ufsm.br.**

I- *curriculum vitae* resumido, com respectivas cópias de diplomas de graduação e/ou mestrado quando pertinente e de produção na área do concurso.

- Não serão aceitos os currículos por qualquer outro meio que não o por email;

- As informações prestadas no *curriculum vitae* são de inteira responsabilidade do candidato, cabendo à Comissão do Processo Seletivo o direito de exclusão daquele que preenchê-la com dados incorretos ou rasurados, bem como daquele que prestar informações inverídicas, ainda que o fato seja constatado posteriormente.

- Os candidatos deverão participar de todas as etapas do processo seletivo.

VI. Do processo seletivo:

- O processo seletivo constará de 2 (duas) etapas, a saber:

(1ª) PROVA ESCRITA, de caráter eliminatório - valor 50%

(2º) ENTREVISTA E ANALISE DO CURRÍCULO, de caráter classificatório - valor de 50%.

- A prova escrita, de caráter objetivo (questões fechadas) versará sobre as seguintes áreas gerais:

1. Conceitos Básicos sobre Portas Logicas CMOS (**),(***)
2. Projeto de Circuitos Integrados Digitais (***)
3. Projeto de Circuitos Integrados Analógicos (**)

3. Uso e gestão de ferramentas EDA da CADENCE (*)

4. Programação Web (HTML/JavaScript/PHP/MySQL) **(*)**

(*) – Vaga para o código 09

(**) – Vagas para os códigos 05 e 07

(***) – Demais vagas

- A prova escrita será realizada no dia **02 de dezembro de 2013** às 10:30hs, na Sala 275 do Anexo ao CT, Prédio 07 (Campus UFSM) e terá duração máxima de 2 (duas) horas;

- As entrevistas serão realizada no dia **02 de dezembro de 2013** às 14:30hs, na Sala 275 do Anexo ao CT, Prédio 07 (Campus UFSM) e terão a duração máxima de 15 (quinze) minutos cada;

- Somente será selecionado para etapa classificatória o candidato que obtiver 50% ou mais dos acertos na prova escrita;

- A classificação será por percentual de pontuação dos critérios de avaliação, por ordem decrescente;

- A relação dos selecionados e classificação será divulgada no mural de entrada do prédio da FATEC, a partir do dia 03/12/2013.

VII. Dos recursos:

- Os candidatos podem, no prazo de 1 dia após a divulgação, ter vistas do resultado das provas no mesmo local da inscrição;

- Durante o prazo de vistas, os candidatos podem requerer revisão ao Coordenador da Comissão do Concurso;
- Os pedidos de revisão em grau de recurso devem ser devidamente justificados e encaminhados ao Coordenador da Comissão do Concurso, que deve remetê-los à Comissão Examinadora para apreciação num prazo máximo de 3 dias;

VIII. Da contratação.

- A convocação para preenchimento dos empregos será realizada através de telefone de contato, indicado na ficha de inscrição;
- A Contratação será procedida de investigação de possível incompatibilidade legal do candidato em relação ao emprego pretendido.
- A convocação dos classificados será imediata, após a divulgação dos resultados;
- O candidato classificado deverá se apresentar no dia, local e horário prédeterminado, para reunião e preenchimento do contrato de trabalho, sob pena de exclusão do processo;
- No ato da contratação, serão solicitados comprovantes originais ou cópia autenticada dos requisitos contidos neste edital. O candidato que não apresenta-los, será automaticamente eliminado da contratação e a vaga passará para o próximo candidato selecionado;
- O candidato ao aceitar o emprego oferecido, será encaminhado a exame médico admissional, de caráter eliminatório, para avaliação de sua saúde física e mental.
- O resultado dos exames médicos será apresentado juntamente com os documentos de admissão à FATEC (no campus da UFSM);
- Os candidatos que não apresentarem condições físicas e mentais estarão excluídos da contratação;
- O candidato deverá iniciar suas atividades no local de trabalho no primeiro dia útil subseqüente a contratação;
- O não cumprimento dos prazos estabelecidos pelo Setor de registro da FATEC implicará a perda dos direitos legais decorrentes do Processo Seletivo;
- Para efeito de comprovação, só serão válidos os diplomas registrados no órgão competente.

IX. DAS AÇÕES AFIRMATIVAS

- Serão admitidos à concorrência, para cumprimento do disposto no art. 93 da Lei 8.213, candidatos portadores de deficiências físicas que não os tornem inaptos ao exercício pleno das atividades pertinentes aos empregos oferecidos.
- Os candidatos que desejarem concorrer sob tal condição deverão informá-lo no ato da inscrição, bem como apresentar laudo médico que comprove a compatibilidade com o exercício do emprego pretendido. Tal compatibilidade será aferida por junta médica da UFSM a qualquer tempo, em caso de dúvida.
- A concorrência dar-se-á em condições de igualdade, com eventual desempate a favor do candidato portador de deficiência.

X. Das disposições finais

- O Processo Seletivo é sob regime celetista (CLT);
- Os itens deste edital poderão sofrer eventuais atualizações ou retificações enquanto não consumada a providência ou evento que lhe disser respeito, circunstância que será mencionado em edital ou comunicado a ser publicado no site www.fatecsm.org.br;
- Não será fornecido, ao candidato, qualquer documento comprobatório de classificação no Processo Seletivo, valendo, para esse fim, as listagens divulgadas no site www.fatecsm.org.br;
- Todas as convocações, avisos e resultados oficiais, referentes a realização deste Processo Seletivo, serão publicados no site www.fatecsm.org.br;
- Toda menção a horário neste edital e em outros atos dele decorrentes terá como referencia o horário de Brasília.
- A FATECIENS não se responsabiliza por eventuais prejuízos ao candidato decorrentes de:
    - Endereço não atualizado;
    - Endereço de difícil acesso;
    - Correspondência devolvida por qualquer motivo descrito pelos correios;
    - Correspondência recebida por terceiros;

Este edital entra em vigor a partir da data de publicação (modelo resumido) em Jornal de circulação nesta cidade.

Santa Maria, 26 de novembro de 2013.

_____

Geison Roso Berlezi
Presidente Substituto da Comissão de Licitações
FATEC